

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-203795

(43)Date of publication of application : 30.07.1999

(51)Int.Cl.

G11B 20/14
G11B 7/00
H03M 1/18
// H03M 7/14

(21)Application number : 10-012048

(71)Applicant : VICTOR CO OF JAPAN LTD

(22)Date of filing : 06.01.1998

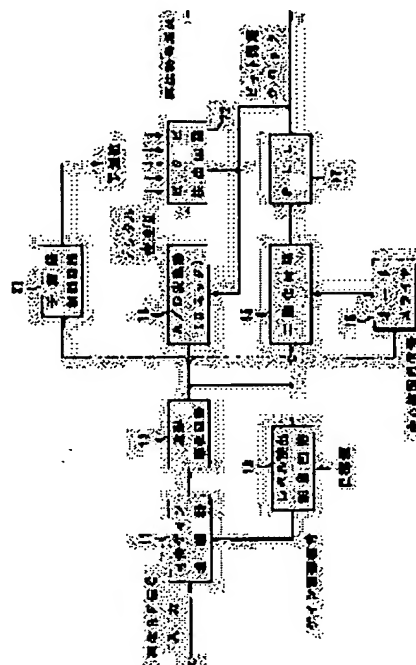
(72)Inventor : HAYAMIZU ATSUSHI

(54) DECODING DEVICE FOR OPTICAL DISK

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a decoding device of an optical disk which is capable of executing a decoding process which is excellent in a noise-resisting characteristic and which enables proper decoding even with respect to a signal in which the signal-to-noise ratio of a reproduced RF signal waveform is low without using a circuit whose constitution is complex or without executing a complex arithmetic processing.

SOLUTION: When the reproducing of a bit synchronizing clock is performed by a PLL by binarizing the reproduced waveform of an optical disk, a reference level for the binarization is adjusted with a level adjusting means 16 and, on the other hand, the reproduced waveform which is not yet binarized by using the bit synchronizing clock is discretized in an A/D converting means 18 and, moreover, the discretized output signal is decoded into a bit string by a viterbi detecting means 22 while using a viterbi algorithm and, moreover, at the time of performing a decoding in which a coding rule whose run length is limited is utilized, a prediction value control means 21 calculatingly outputting quinary prediction values to be used in a metric operation based on an error signal with which the level adjusting means performs a level adjustment or on the value discretized in the A/D converting means is provided.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]: 2000.07.14

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 11 - 203795

(43) 公開日 平成11年(1999)7月30日

(51) Int. Cl.⁶

識別記号

F I

G 1 1 B 20/14

3 4 1

G 1 1 B 20/14 3 4 1 B

7/00

7/00

T

H 0 3 M 1/18

H 0 3 M 1/18

// H 0 3 M 7/14

7/14

B

審査請求 未請求 請求項の数 2

F D

(全 10 頁)

(21) 出願番号 特願平10-12048

(22) 出願日 平成10年(1998)1月6日

(71) 出願人 000004329

日本ビクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番地

(72) 発明者 速水 淳

神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

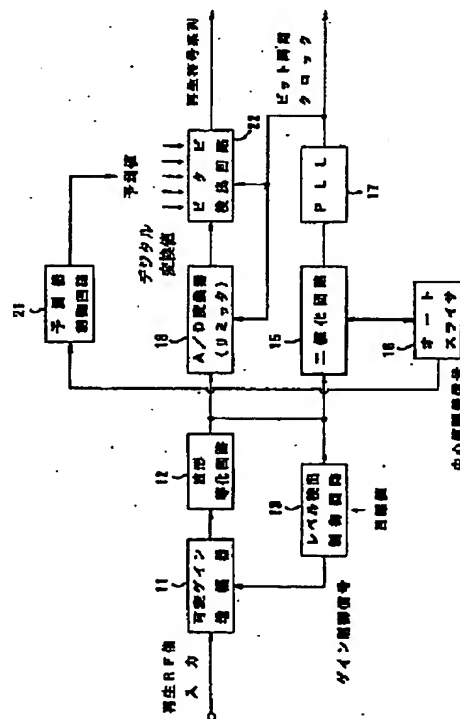
(74) 代理人 弁理士 二瓶 正敬

(54) 【発明の名称】 光ディスクの復号装置

(57) 【要約】

【課題】 構成の複雑な回路を用いたり、あるいは、複雑な演算処理を実行することなしに、対雑音特性に優れた復号処理を実行でき、再生 R F 信号波形の信号対雑音比が低い信号に対しても好適な復号を可能にする光ディスクの復号装置を提供する。

【解決手段】 光ディスクの再生波形を2値化して P L L によりビット同期クロックの再生を行うとき、2値化のための基準レベルをレベル調節手段 16 で調節する一方、ビット同期クロックを用いて2値化される前の再生波形を A/D 変換手段 18 にて離散化し、さらに、ビットビ検出手段 22 が離散化された出力信号をビットビアルゴリズムを用いてビット列に復号し、かつ、ランレングスを制限された符号化規則を利用した復号を行うに当たり、レベル調節手段がレベル調節を行う誤差信号、又は、A/D 変換手段で離散化された値に基づいてメトリック演算に用いる5値の予測値を演算出力する予測値制御手段 21、23 を備えたものである。



【特許請求の範囲】

【請求項1】 光ディスクの再生波形のエンベロープレベルを常に一定に保持する自動利得制御手段と、
前記自動利得制御手段から出力される再生波形ひずみを除去する波形等化手段と、
再生波形ひずみが除去された前記自動利得制御手段の出力を2値化する二値化手段と、
前記二値化手段の入力の基準レベルを調節するレベル調節手段と、
前記二値化手段の出力に基づいてビット同期クロックの再生を行うPLLと、
前記PLLで生成されたビット同期クロックにて前記波形等化手段の出力信号を所定のビット数で離散化して出力するA/D変換手段と、
離散化された前記A/D変換手段の出力信号をビタビアルゴリズムを用いてビット列に復号し、かつ、ランレングスを制限された符号化規則を利用した復号を行うビタビ検出手段と、
前記レベル調節手段がレベル調節を行う誤差信号に基づいてメトリック演算に用いる少なくとも5値の予測値を演算出力する予測値制御手段とを、
有する光ディスクの復号装置。

【請求項2】 光ディスクの再生波形のエンベロープレベルを常に一定に保持する自動利得制御手段と、
前記自動利得制御手段から出力される再生波形ひずみを除去する波形等化手段と、
再生波形ひずみが除去された前記自動利得制御手段の出力を2値化する二値化手段と、
前記二値化手段の出力に基づいてビット同期クロックの再生を行うPLLと、
前記PLLで生成されたビット同期クロックにて前記波形等化手段の出力信号を所定のビット数で離散化して出力するA/D変換手段と、
離散化された前記A/D変換手段の出力信号をビタビアルゴリズムを用いてビット列に復号し、かつ、ランレングスを制限された符号化規則を利用した復号を行うビタビ検出手段と、
前記A/D変換手段で離散化された値に基づいてメトリック演算に用いる少なくとも5値の予測値を演算出力する予測値制御手段とを、
有する光ディスクの復号装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、DVD（デジタル・バーサタイル・ディスク）やCD（コンパクト・ディスク）などの光ディスクに記録されたデジタルデータを再生するための再生機に用いる光ディスクの復号装置に関する。

【0002】

【従来の技術】 図9はこの種の従来の光ディスクの復号

装置の構成を示すブロック図である。同図において、ディスク上のトラックに記録された情報に対応する再生RF（Radio Frequency：無線周波）信号が可変ゲイン増幅器11に加えられる。この可変ゲイン増幅器11はゲイン制御信号によって振幅を一定に保持して出力するので、その出力が波形等化回路12に加えられる。波形等化回路12は帯域不足などによって生ずる波形ひずみの除去、すなわち、入力信号波形を修正して波形干渉を少なくして高密度化を図るものである。レベル検出制御回路13は波形等化回路12の出力レベルと所定の目標値とを比較し、出力レベルを目標値に一致させるゲイン制御信号を出力して可変ゲイン増幅器11のゲインを制御する。

【0003】 波形等化回路12の出力は加算器14の一方入力として加えられ、この加算器14の出力が二値化回路15によって2値化され再生符号系列として出力される。この場合、光ディスクの成型状態によってレベル比較を行うための中心レベルにずれを生ずるため、レベル調整手段としてのオートスライサ16が2値化された信号を用いて中心レベル、すなわち、スライスレベルを調整する直流電圧を加算器14の他方入力として加える。また、2値化された再生符号系列に基づいてPLL（フェーズ・ロックド・ループ）17が記録符号の基本周期ごとに発生する同期信号、すなわち、ビット同期クロックを生成して出力する。

【0004】

【発明が解決しようとする課題】 図9に示した従来の光ディスクの復号装置にあっては、光ピックアップの出力である再生RF信号のエンベロープの中心点を基準レベルとして二値化回路15が2値に変換して出力するため、DVDなどの高密度ディスクでは十分な信号対雑音（S/N）比がとれず、したがって、信頼性の高いデジタルデータを得ることが難しいという問題を有していた。この問題点を解決するために、ビタビ復号処理により見かけ上の信号対雑音比を上げようとする復号器が、文献「PIONEER R&D」（Vol.6 No.2）に「DVD再生用ビタビ復号回路の開発」として報告されている。図10はビタビ復号を用いる従来のもう一つの光ディスクの復号装置の構成を示すブロック図である。図中、図9と同一の要素には同一の符号を付してその説明を省略する。ここでは、図9の構成要素に対して、リミットを含んでなるA/D変換器18と、ビタビ検出回路19とが新たに付加されている。

【0005】 図10において、A/D変換器18は、PLL17のビット同期クロックをサンプリングパルスとして波形等化回路12の出力信号を離散化し、同時にリミットにより離散化した値が3値となるように波高値制限を行う。ビタビ検出回路19は高“H”、ゼロ“0”、低“L”の3値を予測値としたメトリック演算を行いビタビ復号処理を行って再生符号系列を出力す

る。

【0006】ところで、図10に示した従来の光ディスクの復号装置にあっては、メトリック演算を3値で行うようにリミッタによって波高値制限をしているため、元来再生RF信号が持っているエネルギー、すなわち、符号間距離を十分に用いることができず、そのために、ビタビ復号処理をすることによる信号対雑音比を十分に向上させ得ないという問題があった。

【0007】本発明は上記の問題点を解決するためになされたもので、構成の複雑な回路を用いたり、あるいは、複雑な演算処理を実行することなしに、対雑音特性に優れた復号処理を実行でき、再生RF信号波形の信号対雑音比が低い信号に対しても好適な復号を可能にする光ディスクの復号装置を提供することを目的とする。

【0008】

【課題を解決するための手段】ビタビ復号処理を行って再生符号系列を出力する従来の光ディスクの復号装置は、メトリック演算に用いる予測値が3個であるがために、信号対雑音比の向上が不十分であり、予測値をより多数個用いることによって復号性能の向上が見込まれる。本発明は実際の再生信号から多数の予測値を推定し、これらの予測値を用いることによって復号性能を向上させようとするものである。

【0009】すなわち本発明によれば、光ディスクの再生波形のエンベロープレベルを常に一定に保持する自動利得制御手段と、自動利得制御手段から出力される再生波形ひずみを除去する波形等化手段と、再生波形ひずみが除去された自動利得制御手段の出力を2値化する二値化手段と、二値化手段の入力の基準レベルを調節するレベル調節手段と、二値化手段の出力に基づいてビット同期クロックの再生を行うPLLと、PLLで生成されたビット同期クロックにて波形等化手段の出力信号を所定のビット数で離散化して出力するA/D変換手段と、離散化された前記A/D変換手段の出力信号をビタビアルゴリズムを用いてビット列に復号し、かつ、ランレングスを制限された符号化規則を利用した復号を行うビタビ検出手段と、レベル調節手段がレベル調節を行う誤差信号に基づいてメトリック演算に用いる少なくとも5値の予測値を演算出力する予測値制御手段とを、有する光ディスクの復号装置が提供される。

【0010】また本発明によれば、光ディスクの再生波形のエンベロープレベルを常に一定に保持する自動利得制御手段と、自動利得制御手段から出力される再生波形ひずみを除去する波形等化手段と、再生波形ひずみが除去された自動利得制御手段の出力を2値化する二値化手段と、二値化手段の出力に基づいてビット同期クロックの再生を行うPLLと、PLLで生成されたビット同期クロックにて前記波形等化手段の出力信号を所定のビット数で離散化して出力するA/D変換手段と、離散化された前記A/D変換手段の出力信号をビタビアルゴリ

ズムを用いてビット列に復号し、かつ、ランレングスを制限された符号化規則を利用した復号を行うビタビ検出手段と、A/D変換手段で離散化された値に基づいてメトリック演算に用いる少なくとも5値の予測値を演算出力する予測値制御手段とを、有する光ディスクの復号装置が提供される。

【0011】

【発明の実施の形態】以下、本発明を好適な実施形態に基づいて詳細に説明する。図1は本発明の第1の実施形態の構成を示すブロック図であり、図中、従来装置を示す図10と同一の要素には同一の符号を付してその説明を省略する。ここでは、オートスライサ16の中心値誤差信号に基づいて、ノイズのない理想的な場合に、サンプル値が取り得るレベルに対する5個の予測値を生成する予測値制御回路21を新たに付加し、ビタビ検出回路22がビタビ復号の所定のアルゴリズムに従って存在確率が最大となるデータ系列を決定し、再生符号系列として出力する構成になっている。

【0012】上記のように構成された本実施形態の動作について以下に説明する。波形等化回路12の出力に対するアイパターンは図2に示したようになる。図2中の矢印↑をそれぞれサンプリング点としてA/D変換を行うと、一つの信号を5個の値で表現することができる。図1に示した予測値制御回路21は5個の予測値を生成してビタビ検出回路22に加える。以下、これらの予測値の生成方法について説明する。

【0013】可変ゲイン増幅器11及びレベル検出制御回路13で構成される自動利得制御回路(Automatic Gain Control:AGC)によって再生RF信号の波高値はほぼ一定に保たれる。そこで、二値化回路15における基準レベル、すなわち、スライスレベルの誤差信号の大きさがゼロの場合には、図3に示すように、レベルU, MU, 0, -ML, -Lを予測値としてメトリック演算を行えば良い。このときの状態遷移図は図4(a)のようになる。図4(b)はこの状態遷移図の各状態に対応する入力符号を示す。また、ビタビ検出回路22のトレリス線図を図5に示す。ビタビ検出回路22はこのトレリス線図に示した構成になっている。この構成によれば、DVDあるいはCDのようにランレングス(Run Length)が制限された符号に対して、所定のランレングスより短い符号を除去することができる。

【0014】一方、二値化回路15における基準レベルがゼロからずれている場合、すなわち、二値化回路15に対するオートスライサ16から出力される中心値誤差信号がゼロでない場合、上述したレベルU, MU, 0, -ML, -Lを予測値としてメトリック演算を行えば、再生符号系列として出力される復号結果に劣化を生じる。いま、オートスライサ16から出力される中心値誤差信号の大きさが図3に示すように“-a”であるとすれば、メトリック演算に用いる各予測値から“-a”を

減じれば良い。すなわち、レベル $U+a$ 、 $MU+a$ 、 a 、 $-ML+a$ 、 $-L+a$ を用いてメトリック演算を行えば良い。厳密には補正値は中心値誤差、例えば、“ $-a$ ”の関数になるが、関数を用いないことによる性能劣化はほとんど生じることはない。予測値制御回路21は二値化回路15の中心値誤差信号に基づいて誤差のない時の予測値 M 、 MU 、 0 、 $-ML$ 、 $-L$ に対する補正演算を行う。

【0015】上述した実施形態の予測値の演算は、ディスク交換後のキャリブレーション時や、データシーク後などの適当な機会に実行することができる。また、ビタビ検出回路22は6個の状態であり、従来の復号器とほぼ同様な構成で済むため、その構成が複雑になることもない。

【0016】図6は3個の予測値に基づいてビタビ復号処理を行った従来装置の S/N 比とエラーレートとの関係を特性線Aとして示し、5個の予測値に基づいてビタビ復号処理を行う第1の実施形態の S/N 比とエラーレートとの関係を特性線Bとして示したものである。この図から明らかなように、第1の実施形態によれば、ビタビ復号処理をすることによる信号対雑音比を十分に向上させることができる。

【0017】かくして、第1の実施形態によれば、構成の複雑な回路を用いたり、あるいは、複雑な演算処理を実行することなしに、対雑音特性に優れた復号処理を実行することができ、再生RF信号波形の信号対雑音比が低い信号に対しても好適な復号が可能となる。

【0018】ところで、第1の実施形態はオートスライサ16が二値化回路15の基準レベルを修正する場合の中心値誤差、例えば、“ $-a$ ”に基づいて予測値制御回路21が予測されるアイ・パターンに対する5個の予測値を演算したが、この代わりに、リミッタを含むA/D変換器18の出力に基づいて中心値誤差分を見込んだ5個の予測値を演算することができる。すなわち、A/D変換器18の出力である離散化されたデータの発生頻度を所定の数に分割されたレベル毎にカウントすると、図7に示したようなヒストグラムとなる。このヒストグラム中に適当なスライス点Rを見つけ、このスライス点Rを越す5箇所の平均レベルを求め、さらに平均レベルから基準点を求めて合計5個の予測値とすることができる。

【0019】図8はこの考え方に従った本発明の第2の実施形態の構成を示すブロック図であり、図中、図1と同一の要素には同一の符号を付してその説明を省略する。これは、図1に示した予測値制御回路21がオートスライサ16の中心値誤差信号に基づいて、5個の予測値に対する補正演算を実行したのに対して、ここに示した予測値制御回路23はA/D変換器18の出力に基づいて5個の予測値を求める点が図1と異なるだけである。

【0020】ここで、予測値制御回路23はまず予測値制御回路23の出力である離散化されたデータの発生頻度を所定の数に分割されたレベル毎にカウントする。そして、図7に示すようなヒストグラムを得る。そして、予測値制御回路23はこのヒストグラム中に適当なスライス点Rを見つけ、これを越す5点の平均値を求める。次に、平均値を基準点として上下に2個ずつ、合計5個の予測値を演算する。この予測値制御回路23はシステムコントローラなどのマイクロコンピュータによれば容易に実現することができる。この場合、ビタビ検出回路22の復号のためのトレリスも、図5の線図で示したと同様に構成される。

【0021】上述した実施形態の予測値の演算は、ディスク交換後のキャリブレーション時や、データシーク後などの適当な機会に実行することができる。また、ビタビ検出回路22は6個の状態であり、従来の復号器とほぼ同様な構成で済むため、その構成が複雑になることもない。かくして、第2の実施形態によっても、ビタビ復号処理をすることによる信号対雑音比を十分に向上させることができる。なお、上記説明では、予測値を5値としているが、これに限らず、7値、9値なども予測値として用いることができることは言うまでもない。

【0022】

【発明の効果】以上の説明によって明らかなように、本発明によれば、構成の複雑な回路を用いたり、あるいは、複雑な演算処理を実行することなしに、対雑音特性に優れた復号処理を実行でき、再生RF信号波形の信号対雑音比が低い信号に対しても好適な復号を可能にする光ディスクの復号装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態の構成を示すブロック図である。

【図2】図1に示した第1の実施形態の動作を説明するために、波形等化後のアイ・パターンとサンプリング点との関係を示した線図である。

【図3】図1に示した第1の実施形態の動作を説明するために、メトリック演算に用いる予測値を求める説明図である。

【図4】図1に示した第1の実施形態の動作を説明するために、ビタビ検出回路の状態遷移図である。

【図5】図1に示した第1の実施形態の動作を説明するために、ビタビ検出回路のトレリス線図を示した図である。

【図6】図1に示した第1の実施形態の動作を説明するために、 S/N 比とエラーレートとの関係を、従来装置のそれと併せて示した線図である。

【図7】本発明の第2の実施形態の原理を説明するために、サンプルレベルとサンプル個数のヒストグラムである。

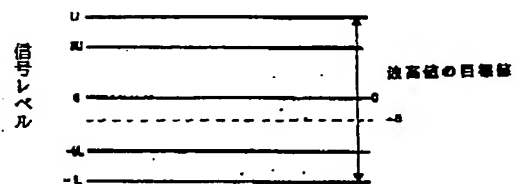
【図8】本発明の第2の実施形態の構成を示すブロック

【図9】従来の光ディスクの復号装置の構成を示すブロック図である。

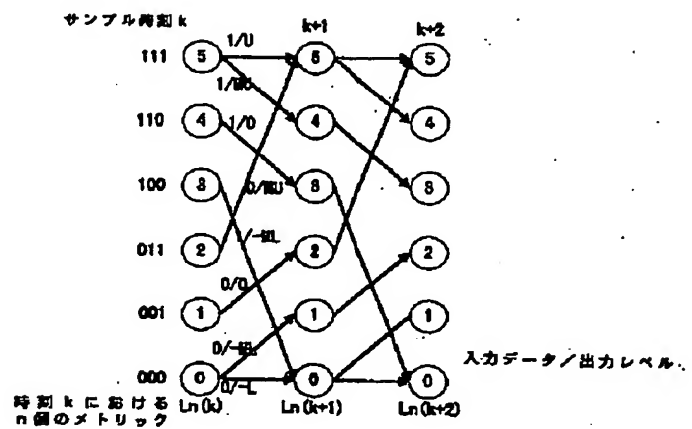
【符号の説明】

- 1 4 加算器
- 1 5 二値化回路（二値化手段）
- 1 6 オートスライサ（レベル調節手段）
- 1 7 PLL
- 1 8 A/D変換器（A/D変換手段）
- 1 9 ビタビ検出回路
- 2 1, 2 3 予測値制御回路（予測値制御手段）
- 2 2 ビタビ検出回路（ビタビ検出手段）

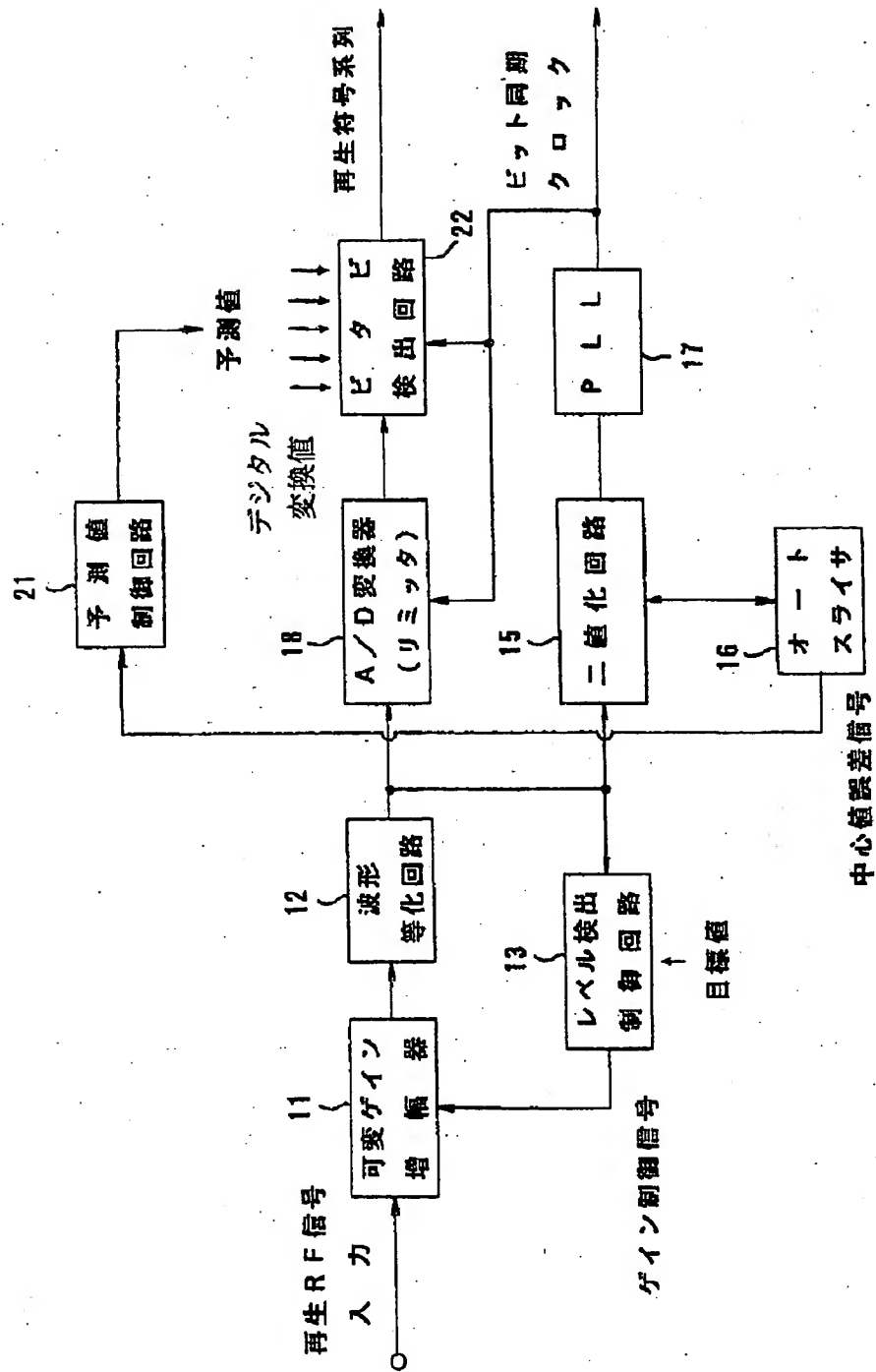
【図 3】



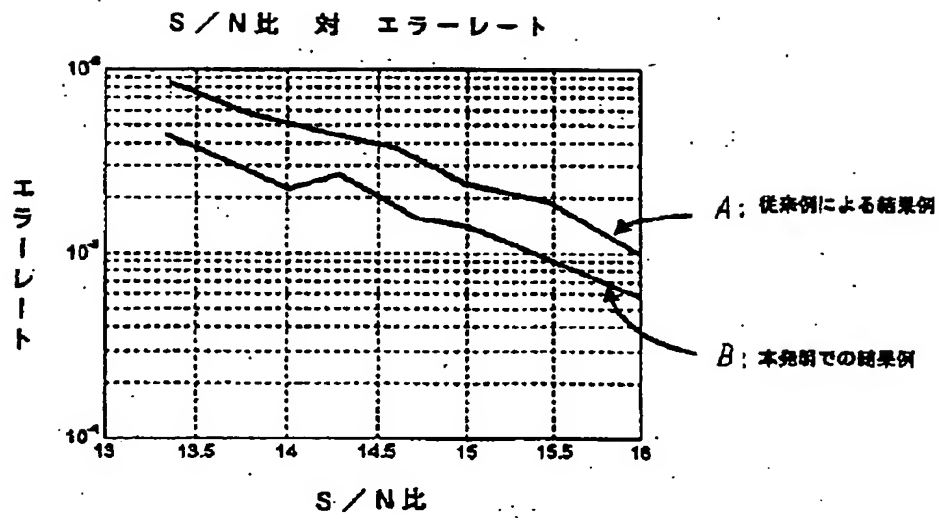
【図5】



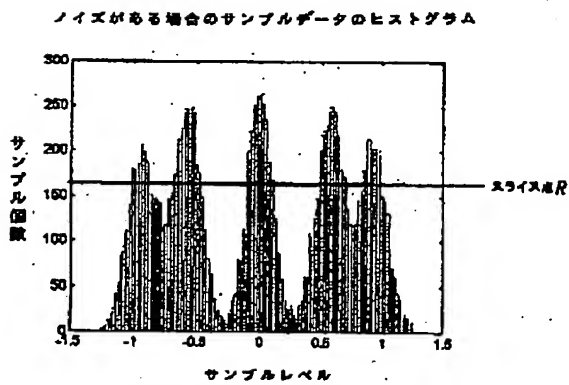
【図1】



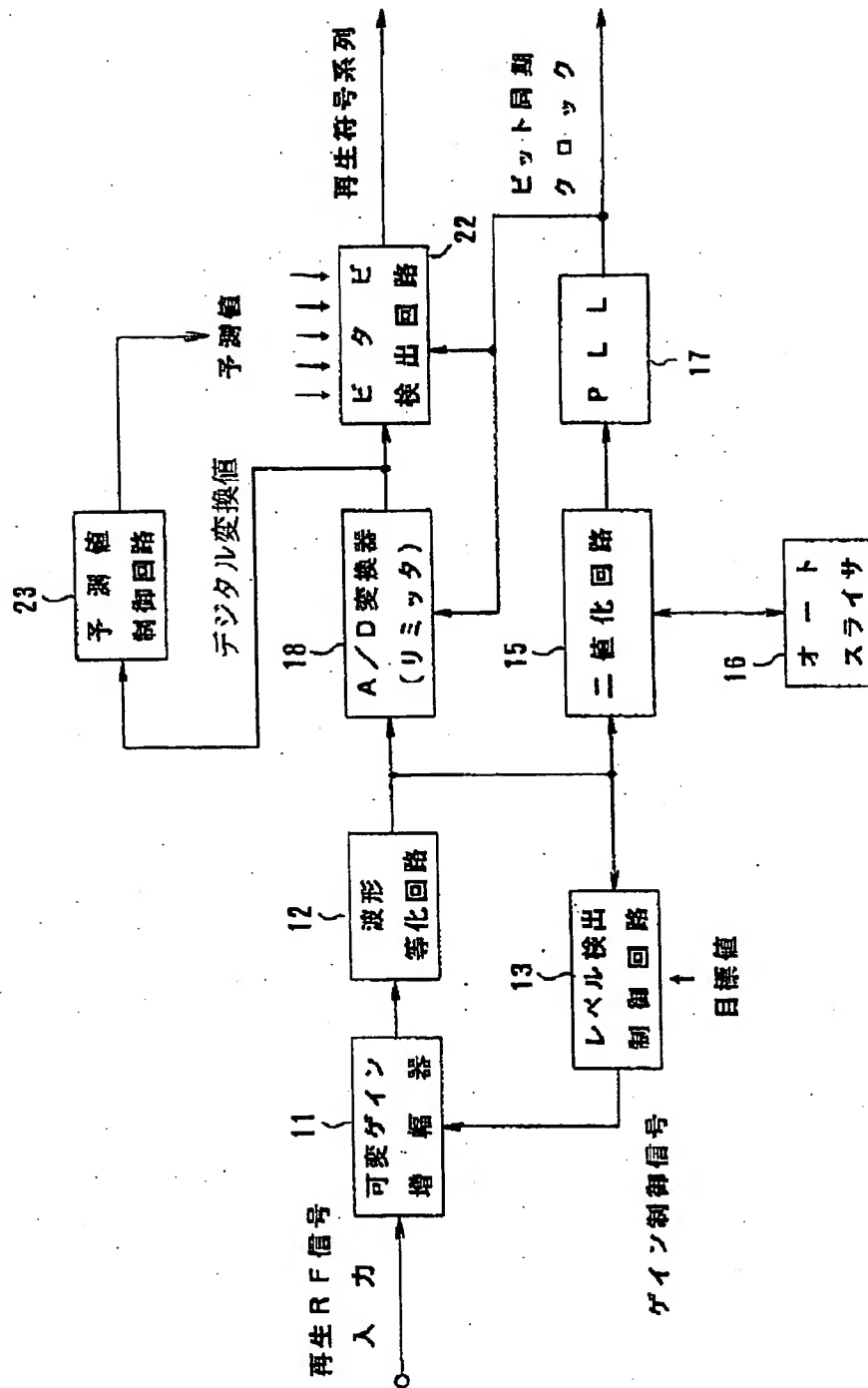
【図6】



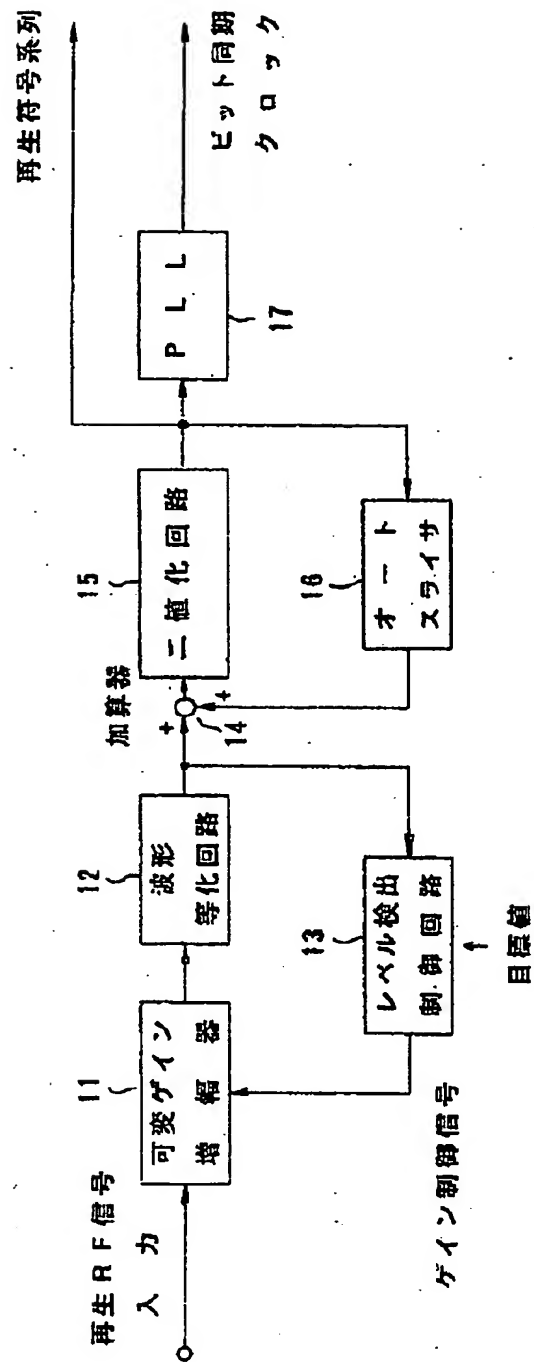
【図7】



【図8】



【図9】



【図10】

